

| | | |
|--|--|--|
| <p>ADRESACJA AKUMULATOREM Adresem operandu w pamięci programu jest zawartość akumulatora. Przykład: READA x.</p> <p>ADRESACJA BEZPOŚREDNIA Adres argumentu jest umieszczony bezpośrednio w części adresowej rozkazu w sposób jawny. Do adresacji względem wskaźnika strony albo wskaźnika stosu. Przykład: LD @x, A.</p> <p>ADRESACJA NATYCHMIASTOWA Operand bezpośrednio w kodzie rozkazu, użyteczne do inicjalizacji. Przykład: LD#10,A</p> <p>ADRESACJA POŚREDNIA Adresacja rejestrowa, prosta, jednoskładnikowa, najbardziej wszechstronna, najszerzej używana. W rozkazie umieszczony jest adres adresu argumentu. Przykład: LD *AR1,A.</p> <p>ADRESACJA Z ODWRÓCENIEM BITOWYM Jest to sposób adresowania przeznaczony do przyspieszenia obliczeń programu transformat wykorzystujących sin() i cos() jako funkcje bazowe. BRA bazując na symetrii tych funkcji pozwala na przyspieszenie adresowania w buforach danych lub/i współczynników. Procesorowi należy przekazać informację o rozmiarze bufora zapisując ją lub liczbę z niej wynikającą do wskazanego rejestru.</p> <p>AKUMULATOR Specjalny rejestr zawierający wyniki operacji wykonywanych przez jednostkę arytmetyczno-logiczną (ALU). Akumulator jest w procesorach sygnałowych co najmniej dwukrotnie większy od słowa pracy procesora. Procesor "C5402" posiada dwa akumulatory 40-bitowe (ACC A i ACC B).</p> <p>ARCHITEKTURA - ZMIANY zwiększenie liczby zasobów: MAC, ALU i Akumulatorów; dodatkowe generatory adresów; poszerzenie magistral; poszerzenie listy rozkazów / procedur specjalizowanych; rozbudowa mechanizmów dostępu do danych i programu; rozbudowa mechanizmu cache wielopoziomowego; zwiększenie równoległości przetwarzania</p> <p>BARRER SHIFTER Urządzenie sprzętowe, które pozwala na przesuwanie lub obracanie słowa o dowolną liczbę bitów w pojedynczej operacji. Każde wejście połączone może być z dowolnym wyjściem zależnym od odległości przesuwania.</p> <p>BOOTOWANIE Jest to proces startowego ładowania programu do pamięci wewnętrznej.</p> <p>CONTEX SAVE I CONTEX RESTORE Operacje te dotyczą zachowania i odtworzenia stanu kluczowych rejestrów procesora oraz tych, które będą używane w trakcie ISR podczas obsługi przerwania. Dotyczy to rejestrów statusowych procesora ST0, ST1, PMST oraz jeśli uruchomiona możliwość innego przerywania- również masek przerwań IMR.</p> <p>CYKL ROZKAZOWY 6 faz wykonywania rozkazu: PREFETCH – Wystawienie adresu na linie adresowe magistrali programowej, FETCH – Pobranie rozkazu. DECODE – Analizowanie kodu rozkazu i ustalenie sposobu dalszego działania. ACCESS – Wystawienie adresu operandu rozkazu na linie adresowe magistrali danych. READ – Pobranie operandu i przygotowanie adresu odesłania wyniku. EXECUTE /WRITE – Wykonanie rozkazu i odesłanie wyniku.</p> <p>DARAM Jest to pamięć zezwalająca na dwa dostępy w jednym cyklu procesora (odczyt i zapis w tym samym cyklu). Zawiera operandy. Znajduje się w pamięci danych lub programu. Służy do efektywnego wykonywania rozkazów.</p> <p>DMA KANAŁY Kanały DMA w procesorach DSP współpracują głównie z McBSP oraz D/A. Zalety: - DMA dla przesłań może sięgać do każdego zasobu - prowadzi transfer danych bez zaangażowania CPU - posiadają autoint - transfer można synchronizować - każdy z kanałów dysponuje FIFO</p> <p>DYREKTYWA ASEMBLERA Dyrektywa assemblera jest to polecenie definiujące mą sposób traktowania danego fragmentu programu. Nie są tłumaczone na rozkazy programu a jedynie uruchamiają sposób działania assemblera. Są one poleceniami tekstowymi i zaczynają się od kropki.</p> <p>EMULATOR Urządzenie, zapewniające kontrolę nad pracą procesora DSP. Umożliwia podobne funkcje jak debugger. Różniacją jest to że emulator częściowo działa na procesorze, wykorzystując jego zasoby m.in. do komunikacji i do nadzoru, a częściowo na komputerze nadrzędnym.</p> <p>HALT Stan zatrzymania, który powoduje zatrzymanie cyklu rozkazowego mikroprocesora z zachowaniem stanu wszystkich rejestrów. Jest on użyteczny przy poszukiwaniu błędów i poprawianiu programu.</p> <p>HOLD Stan zwieszenia (wstrzymania pracy procesora) pozwalający zewnętrznym urządzeniom na przejęcie kontroli nad magistralami.</p> <p>INDYWIUDALNA MASKA PRZERWANIA I FLAGA PRZERWANIA. I flaga i maska są występującymi w różnych rejestrach bitami. Wiąże je to samo przerywanie, tyle że maska jest bitem blokującym lub dopuszczającym obsługę przerywania, a flaga jest bitem zgłoszenia żądania obsługi przerywania.</p> <p>IPTR 9-cio bitowy rejestr, fragment rejestru PMST. Jego zawartość stanowi najstarsze 9 bitów adresu w tablicy wektorów przerwań. Uzupełniona kodowanym na 5 bitach numerem przerywania i najmłodszymi dwoma bitami 00 tworzy adres początkowy w tablicy wektorów przerwań procesora. Te 9 bitów uzupełnione 7 zerami tworzy adres położenia pierwszego wektora w tej tablicy.</p> <p>INTR n a TRAP n? TRAPn pozwala wywołać dowolną procedurę obsługi przerywania bez blokowania przerwań flagi INTM. INTRn blokuje przerwanie flagi INTM.</p> <p>Które zachowane automatycznie, a które przy ISR Automatycznie : PC(L) oraz PC(H) , zachowane przez procedurę: ACC oraz PSW.</p> <p>LINKER zadania Linker łączy plik *.obj i generuje docelowy plik wyjściowy *.out. Rozmieszcza on i łączy jednocześnie sekcje w obszarach pamięci wskazanych w zbiorze/poleceniach konfiguracyjnych.</p> <p>Skąd LINKER wie jakie sekcje na łączyć ze sobą? dzięki zbiorowi konfiguracji linkera(Linker Command File), który jest niezbędny do prawidłowego działania linkera.</p> | <p>LINIA MAGISTRAL od zwykłego połączenia? Magistrala to zespół linii oraz układów przełączających służących do przesyłania sygnałów między połączonymi urządzeniami. Dzięki zastosowaniu magistrali możemy przesyłać większą ilość bitów w jednym taktie procesora. Rozróżniamy dwa typy magistral: jednokierunkowe oraz dwukierunkowe.</p> <p>Co musi być przygotowane dla ISR ustawić globalną maskę przerwań - INTM, odpowiedni bit indywidualnej maski danego przerywania w rejestrze masek przerwań - IMR, wartość wskaźnika stosu - SP i umieścić początek procedury obsługi przerywania w tablicy wektorów przerwań.</p> <p>MAX, MIN min -(2l-1); max 2l-1-2-Q; rozdz. 2-Q Zatem: min -(22) = -4; max 22-2-9 = ... rozd. 2-9 = ...</p> <p>NASYCENIE Podczas przekroczenia zakresu w akumulatorze ustawiana jest maksymalna lub minimalna możliwa wartość. Włączana jest i wyłączana za pośrednictwem bitu SST. Służy do usprawniania wyniku. Przeciwdziała zmianie znaku liczby lub przekroczeniu się licznika.</p> <p>OVERFLOW MODE – CO TO JEST? tryb nadzoru przepięcia zakresu. Włącza się go /wyłącza poprzez modyfikację bitu OVM znajdujących się w rejestrze ST1. OVM determinuje, jaka wartość jest zawartość akumulatora gdy dojdzie do przepięcia: Gdy OVM = 0, wyniki w akumulatorze nie podlegają ograniczaniu i obejmują wszystkie 40 bitów w akumulatorze. Gdy OVM = 1, wynik obliczeń nie przekracza 32-bitów przy przekroczeniu zakresu.</p> <p>PĘTLE. Sposoby realizacji -repetycja pojedynczego rozkazu realizowana instrukcją RPT lub RPTZ. Różnica między RPT a RPTZ polega na tym, że instrukcja RPTZ resetuje czaszyn w rozkazie akumulatora A lub B przez rozpoczęciem pętli. -repetycja bloku rozkazów realizowana za pomocą instrukcji RPTB. instrukcje skoku warunkowego, wykonujące skok tylko wtedy, gdy spełniony jest warunek prosty lub złożony warunek (BC i BANZ) -instrukcje skoku bezwarunkowego – dla pętli bez końca. -w obsłudze pętli.</p> <p>Czym różni się PĘTLA programowa od pętli repetycyj? W trybie repetycji pętla wykonywana jest efektywniej, ponieważ tylko część użyteczna jest wykonywana. Dzięki sprzętowej obsłudze licznika pętli nie tracimy czasu na rozkazy sprawdzające licznik i realizujące skok.</p> <p>PIPELINE jest to sposób wykorzystania zasobów procesora do realizacji rozkazów tak, by żaden jego fragment „nie stał beczynnie”. Polega on na na równoczesnym wykonywaniu różnych faz kolejnych rozkazów programu. Dzięki temu rozkazy pobierane do kolejki są wykonywane quasi równolegle – po jednej fazie z każdego z kolejnych rozkazów – jak gdyby cały jeden rozkaz w jednej fazie. Technika ta nie skracaa czasu wykonywania pojedynczego rozkazu ale dzięki nakładaniu na siebie rozkazów pozwala na skrócenie wykonywania sekwencji rozkazów i przyspieszenie wykonania całego programu.</p> <p>POJEDYŃCZA MAGISTRALA ZEWNĘTRZNA Jeżeli pamięć programu i danych będą umiejscowione na zewnątrz procesora, to pojedyncza magistrala zewnętrzna może transportować tylko jeden obiekt. Albo kod rozkazu, albo jedną daną. To zaś uniemożliwia wykorzystanie walorów kolejki i szybkość realizacji programu spada.</p> <p>PROCEDURA OBSŁUGI PRZERWAŃ ISR to przygotowany fragment programu zawierający sekwencję rozkazów opisujących sposób reagowania procesora na występujące zdarzenie – jego sygnał. Dla prawidłowego działania procedury obsługi przerywania należy poza jej przygotowaniem ustawić globalną maskę przerwań - INTM, odpowiedni bit indywidualnej maski danego przerywania w rejestrze masek przerwań - IMR, wartość wskaźnika stosu - SP i umieścić początek procedury obsługi przerywania w tablicy wektorów.</p> <p>PRZEBIEG PROGRAMU Generalnie sekwencyjny przebieg rozkazu modyfikują skoki. Wiele stanów jest wykrywane i sygnalizowane flagami; Rozkazy sterujące przebiegiem programu jak: instrukcji skoku - instrukcji wywołań procedur; instrukcji odpowiedzialnych za obsługę przerwań ; instrukcji powrotu</p> <p>PRZEPĘLNIENIE A NASYCENIE Przy nasyceniu podczas przekroczenia zakresu w akumulatorze ustawiana jest maksymalna lub minimalna możliwa wartość, natomiast przepięlenie powoduje „przekroczenie” się wartości, polegające na tym, że bardzo duża wartość dodatnie może się stać bardzo dużą wartością ujemną, i odwrotnie.</p> <p>PRZERWANIE mechanizm służący synchronizacji przebiegu programu z niezależnymi od programu zdarzeniami. Służą temu sygnały informujące o wystąpieniu zdarzenia, procedury reagowania na zdarzenia oraz mechanizmy maskowania i szeregowania ważności tych zdarzeń. Decydują one, czy zgłoszenie zdarzenia zostanie obsługzone przez procesor, a w przypadku równoczesnego zgłoszenia dwóch zdarzeń rozstrzygają, które z nich należy obsłużyć najpierw. Zdarzenia mogą być wewnętrzne np. zmiany w zasobach wewnętrznych procesora albo zdarzenie zewnętrzne, które generują sygnały doprowadzone do wejść przerwań zewnętrznych.</p> <p>czym różni się procedura PRZERWANIA od innej procedury? Koniecznością zachowania na początku procedury stan rejestrów procesora używanych w trakcie jej działania i odtworzenie ich zawartości na końcu procedury. Kończeniem procedury rozkazem RET[D] lub RETE[D] by odblokować system przerwań.</p> <p>ROZKAZ Z OPÓŹNIENIEM Zachowując ciągłość wykonywania rozkazów po skoku przy przetwarzaniu nakładkowym.</p> <p>Rozkaz DADD *AR2+,A,B Dodaje wartość rejestru AR2 do akumulatora A i umieszcza wynik w akumulatorze B. Następnie następuje inkrementacja AR2.</p> <p>Rozkaz MACR @60h,#123h,B pomnożenie wartości zapisanej pod adresem 60h w pamięci danych z wartością 123h, następnie dodanie tego iloczynu do B i zapisanie w B</p> <p>Rozkaz MVDD *AR1+,*AR2+ przypisanie wartości operandu o adresie podanym przez wartość AR1 do operandu o adresie podanym przez wartość AR2, następnie inkrementacja AR1 i AR2</p> <p>Rozkaz PSHD *AR2- Po dekrementacji rejestru stosu SP, pobierana jest wartość spod adresu wskazanego przez rejestr AR2 i zapisywana jest ona na szczyście stosu (TOS). Następnie następuje dekrementacja rejestru AR2</p> | <p>PRZERWANIE, JAK ROZPOZNAĆ -WEWNĘTRZNE INT03=0, NMI=0, RESET=0. Sygnał rozpoczęcia INTA. Sygnał potwierdzenia IACK -ZEWNĘTRZNE: IFR=1 IMR=1 INTM=0</p> <p>REJESTR AKUMULATORA – DLACZEGO 2 razy większy... Aby przyjąć wynik mnożenia liczb binarnych, potrzeby jest akumulator będący 2 razy większy niż rozmiar słowa. Wynik mnożenia znajduje się w starszej części akumulatora –AH. Młodsza część akumulat. (AL) zapewnia większą rozdzielczość dla sumowania wyników mnożeń i uniknięcia kumulowania błędów. Najstarsza część akumulat. AG stanowi rezerwę na wyniki sumowań.</p> <p>REJESTRY STATUSOWE służą do zachowania informacji o stanie pracy procesora i wybranych ustawieniach. Jest ich aż trzy (ST0, ST1, PMST) z racji tego, że zachodzi potrzeba przechowania liczby informacji, która nie da się przechować w mniejszej liczbie rejestrów.</p> <p>RESET SPRZĘTOWY A PROGRAMOWY z jakiego punktu... Po sprzętowym z adresu FF80H w przestrzeni programu. Po programowym należy to od ustawienia zawartości rejestru IPTR zawartego w rejestrze PMST.</p> <p>ROZSZERZENIE ZNAKOWE Rozszerzenie znakowe to mechanizm pozwalający procesorowi na zachowanie znaku danej ładowanej do większego rejestru. Operacja ta realizowana jest automatycznie i może być włączana za pomocą bitu SXM– umieszczonego w rejestrze statusowym ST1. SXM = 1 liczby ujemne dopełniane są na starszych bitach jedynekami, zaś dodatnie zerami. SXM = 0 brak dopełnienia znakowego</p> <p>RÓWNOLEGLE MAGISTRALNE TRANSPORTOWE - po co Dlatego, że inaczej nie można wykorzystać walorów przetwarzania nakładkowego. Jest ono tylko wtedy efektywne, gdy możliwe jest pobieranie w jednym cyklu zarówno operandów do przetwarzania (nawet dwóch równocześnie) jak też i kodu kolejnego rozkazu oraz odsyłanie wyniku operacji do pamięci.</p> <p>SATURATION ON STORE SST jest to operacja nasycania wyniku przy zapamiętaniu. Włączana jest i wyłączana za pośrednictwem bitu SST w rejestrze statusowym PMST. Gdy SST=1, włączone jest nasycanie wartości z akumulatora przed odesłaniem do pamięci. Trzeba jednak podkreślić, że odsyłając do pamięci „nasyconą” zawartość nie nasycamy zawartości akumulatora!</p> <p>SEKCJE PROGRAMU Seksje to fragmenty programu zawierające jednorodne obiekty; kod, stałe, zmienne lub układy we/wy. Są one zdefiniowane za pomocą dyrektyw w zbiorach źródłowych. Sekcje o tych samych nazwach łączone są we wspólne obszary ułatwiające organizację danych w pamięci.</p> <p>STOS Stos jest to fragment obszaru pamięci danych, rejestr typu LIFO (dane zapisane jako ostatnie są odczytywane jako pierwsze). Służy głównie do zachowania i ochrony stanu procesora w trakcie realizacji procedur obsługi przerywania. Zawiera adresy powrotu po wykonaniu przerywania.</p> <p>STOS – jak rozpoznać przekroczenie obszaru stosu Jeśli obszar przewidziany na stos zostanie przekroczony to nadmiar 'wędzie' na inne dane i program zacznie się dziwnie zachowywać lub w ogóle przestanie działać.</p> <p>SZYBKOŚĆ REALIZACJI PROGRAMU W DSP. a) wynikające z budowy procesora: częstotliwość taktowania procesora; przetwarzanie nakładkowe; wielokrotnienie magistral; rozkazy specjalizowane i ukierunkowane na aplikacje; zastosowanie adresacji kołowej lub z odwracaniem bitów; rozkazy skoków z opóźnieniem b) wynikające ze sposobu przygotowania programu wykorzystanie wymienionych wyżej możliwości sprzętowych podział programu pomiędzy assembler i języki wysokiego poziomu</p> <p>TABLICA WEKTORÓW PRZERWAŃ obszar w pamięci programu procesora, gdzie umieszczone są czterosłowe wktory przerwań, będące początkami procedur obsługi przerwań odpowiadających danym lokacjom w tablicy. Domyślnie rozpoczyna się ona pod adresem 0xFF80. Służy do wiązania przerwań z procedurami obsługi tych przerwań.</p> <p>TABLICA WEKTORÓW PRZERWAŃ jak zmienić położenie Domyślnie, tablica wektorów przerwań jest lokowana w zakresie adresów od FF80h do FFFFh w przestrzeni pamięci programu. Można przygotować inną tablicę w przestrzeni pamięci programu, zaczynając się od adresów równych (IPTR)*128 i wskazać ją procesorowi do użycia poprzez nadanie odpowiedniej wartości rejestrowi IPTR a następnie wykonanie programowego reset.</p> <p>TIMER, ZEGAR zastosowanie w DSP generacja przerwań po ustalonym programowo czasie (np. dla RTC) generowania impulsów zewnętrznych po ustalonym programowo czasie; sterowania generacją impulsów PWM; realizacja przetwornika C/A; pomiar czasu trwania funkcji czy innych procesów software'owych; generacja impulsów i pomiar ich szerokości;</p> <p>TRYBY ADRESACJI, JAK ROZUMIESZ? Określa on, w jaki sposób instrukcje sięgają do swoich operandów w pamięci. Tryby adresacji i ich rozumienie i sprawdność wykorzystania to kluczowy element efektywnego programowania przetwarzania we wszystkich procesorach nie tylko sygnałowych.</p> <p>WAIT STATE co to, do czego służy? Wait State Generator - programowy generator cykli oczekiwania. Jeśli np. pamięć flash pracuje z dość ograniczoną prędkością ok 30 Mhz, a CPU o wiele szybciej, w szczególnych przypadkach konieczne jest opóźnienie dostępu do flasha. Właśnie w takich sytuacjach wykorzystuje się Wait State.</p> <p>ZAOKRĄGLENIE WNIKU W odbieranym wyniku operacji z 16-to bitowej części starszej akumulatora AH można uwzględnić końcówkę wyniku zawartą w części młodszej AL. Polega na dodaniu wartości 8000h do akumulatora po wykonaniu operacji. Mechanizm ten uruchamiamy specjalizowanym rozkazem RND albo odpowiedni modyfikowanymi rozkazami operacji arytmetycznych np. MACR, MPYR, LDR itp.</p> <p>ZBIOR KONF LINKERA Plik niezbędny do prawidłowego zbudowania kodu i działania linkera. Definiuje on gdzie w pamięci programu są umieszczone fragmenty kodu, bloki pamięci, zawiera opcje linkera, nazwy plików wejściowych linkera. Opisuje przyporządkowanie plików wejściowych wyjściowym. Definiuje alokację pamięci. (*.cmd)</p> <p>ZEROWA STRONA PAMIĘCI DANYCH Jest to pierwsza strona przestrzeni pamięci danych – adresy 0000h–007Fh. Znajdują się w niej rejestry MMR.</p> |
|--|--|--|